

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 58-178612

(43)Date of publication of application : 19.10.1983

(51)Int.Cl.

H03F 3/30

H03F 1/30

(21)Application number : 57-060633

(71)Applicant : NIPPON COLUMBIA CO LTD

(22)Date of filing : 12.04.1982

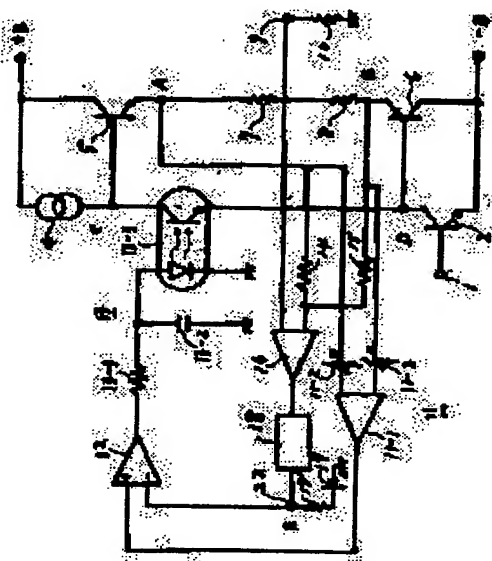
(72)Inventor : FUKUDA RYUICHI  
MATSUI MASASHI

## (54) BIAS CIRCUIT OF POWER AMPLIFIER

### (57)Abstract:

PURPOSE: To speed up the follow-up ability of temperature compensation by detecting the variation of bias current flowing into output transistors (TRs) directly and comparing the detected variation with a prescribed reference signal level to control the bias.

CONSTITUTION: A detection circuit 11 to detect the voltage between both emitters of output TRs 5, 6 inputs a signal corresponding to the size of bias current between the output TRs 5, 6 and applies the input signal to a comparator 12. The comparator 12 compares the input signal with a reference signal level applied to its reference terminal 22 and applies the compared output to an integrating/driving circuit 13. The internal impedance of a photocoupler 13-3 is changed by the output of the integrating/driving circuit 13 to control the bias current of the output TRs. A direct power supply 19 is connected to the reference terminal 22 through a resistor 19' and a detector 18 detects an AC signal taken out through a differential amplifier 16 together with the DC signal and applies both detected signals to the reference terminal 22.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58-178612

⑬ Int. Cl.  
H 03 F 3/30  
1/30

識別記号

庁内整理番号  
7827-5 J  
6932-5 J

⑭ 公開 昭和58年(1983)10月19日

発明の数 1  
審査請求 未請求

(全 4 頁)

⑮ 電力増幅器のバイアス回路

⑯ 特 願 昭57-60633  
⑰ 出 願 昭57(1982)4月12日  
⑱ 発 明 者 福田隆一  
川崎市川崎区港町5番1号日本  
コロムビア株式会社川崎事業所  
内

⑲ 発 明 者 松井正志  
川崎市川崎区港町5番1号日本  
コロムビア株式会社川崎事業所  
内  
⑳ 出 願 人 日本コロムビア株式会社  
東京都港区赤坂4丁目14番14号  
㉑ 代 理 人 弁理士 山口和美

明 細 書

1 発明の名称

電力増幅器のバイアス回路

2 特許請求の範囲

互いに異なる導管型の第1及び第2の出力トランジスタを有するエミッタホロワ型プッシュプル出力回路において、上記第1及び第2出力トランジスタを流れるバイアス電流に応じた信号を検出する第1の検出手段と、上記第1及び第2の出力トランジスタを流れる交流信号成分を検出する第2の検出手段と、上記第2の検出手段の出力を所定整流して整流出力を得る整流手段と、上記整流出力に同極性の直流電圧を重畳して基準電圧を得る手段と、上記第1の検出手段の検出信号が上記基準電圧を越えると第1のレベルの出力信号を発生し、上記基準電圧より小さいと第2のレベルの出力信号を発生する比較手段と、該比較手段の出力信号を積分して得られる積分信号により駆動され上記出力トランジスタのバイアス電流を制御する積分・駆動手段とを具備したことを特徴とする電

力増幅器のバイアス回路。

1 発明の詳細な説明

本発明はB級又はAB級電力増幅器のバイアス回路の改良に関する。

一般に、B級又はAB級電力増幅器のバイアス回路には第1図に示す様なダイオード(3-1)や可変抵抗(3-2)等から成る定電圧回路によるバイアス回路(3)が用いられ、プッシュプル出力回路の出力トランジスタ(5)及び(6)の両ベース間に接続して該出力トランジスタのバイアス電流を定めている。第1図において、(1)は入力端子、(2)は入力トランジスタ、(4)は定電流源、(7)、(8)は抵抗、(9)は出力端子、(10)は負荷抵抗、+Bは正電源、-Bは負電源である。

この様なバイアス回路は、出力トランジスタ(5)、(6)の温度が上昇したりすると該出力トランジスタ(5)、(6)のバイアス電流が変化するので、温度補償素子であるダイオード(3-1)によつて上記出力トランジスタの温度上昇を検出し、バイアス電流の変化を補正して動作の安定を図っている。しか

し、かような温度補償方法は、出力トランジスタを取付けたラジエーター等を介して温度の検出をしているので、熱伝達時間の遅れや各素子の温度特性の違い等によつて正確な温度補償が困難であつて、バイアス電流の安定化に時間を要したり、バイアス電流の補正に過不足を生じたりしてバイアス電流が安定性に欠ける難点がある。又B級又はA B級動作をさせる場合、信号のピーク付近においてはいずれか一方のトランジスタがカットオフになるためスイッチング歪を生ずる。

本発明は、上述の如き欠点がなく温度安定性のよい、又スイッチング歪を生じないB級又はA B級出力増幅器のバイアス回路を提供しようとするものである。以下、図面を用い本発明を具体的に説明する。

第2図は、本発明の第1実施例を示す回路図である。図において、第1図と対応する部分には同一の符号を付して説明を省略する。(11-1)は差動増幅器、(11-2)及び(11-3)は減衰器で、これらはA、B 2点間の電圧を検出する検出回路部を構成する。減衰器(11-2)、(11-3)は、出力トランジ

スタ(5)、(6)の大きな出力信号を差動増幅器(11-1)の入力回路の動作範囲内に減衰するためのものである。(12)は検出回路部で検出した電圧と基準端子(22)の電圧とを比較する比較器である。(13-1)は抵抗、(13-2)はコンデンサでこれらは積分回路部を構成し、(13-3)は、積分回路の積分信号によりその内部インピーダンスが変化する駆動回路で、本実施例ではホト・カブラである。便宜上、これらの(13-1)、(13-2)及び(13-3)より成る回路部を積分・駆動回路と呼ぶことにする。又両出力トランジスタ(5)、(6)のエミッタに抵抗(4)、(4')及び差動増幅器(11)が接続され出力信号電流に応じた交流信号のみを取出し、検波器(14)により両波検波して基準端子(22)に印加する。ここで、出力端子(9)にはエミッタ抵抗と負荷(10)によつて分圧された交流出力信号が現われ、抵抗(4)、(4')の接続点には分圧されない出力信号が現われる。従つてその差信号を増幅する差動増幅器(11)の出力信号は、出力トランジスタ(5)、(6)の交流出力信号電流の大きさに比例したものとなる。又基準端子(22)には抵抗(4')を

介して直流電流(4')が接続される。本回路の動作は、次の通りである。まず、無信号時の動作について説明する。この場合、出力トランジスタ(5)及び(6)のバイアス電流は抵抗(7)及び(8)に流れ、これらの抵抗の両端A、B間に電圧降下を生じるから、検出回路部には上記バイアス電流の大きさに応じた電圧が印加され、検出回路部(11)の出力にバイアスの大きさに応じた検出信号が得られる。この検出信号は、比較器(12)の一方の端子に印加され、その他方の基準端子(22)に印加された基準信号レベルと比較される。比較器(12)は、基準端子(22)の基準信号レベルより検出信号が大きい場合には高レベル信号を、検出信号が小さい場合には低レベル信号を生じこの比較信号を積分・駆動回路(13)に印加する。積分・駆動回路(13)は、比較信号を積分して得られる積分信号によりホト・カブラ(13-3)の内部インピーダンスを変化させる。この内部インピーダンスの変化によつて点C、D間の電圧降下を変化させ、出力トランジスタ(5)、(6)のバイアス電流を制御する。

すなわち、温度上昇等によつて出力トランジスタ(5)、(6)のバイアス電流が増加すると、検出回路部(11)の検出信号が増加し、検出信号が基準端子(22)の所定の基準信号レベルを越えたと比較器(12)がHレベル信号を出力し、このHレベル信号が積分・駆動回路(13)に印加されて駆動回路(13-3)の内部インピーダンスを減少させ、点C、D間の電圧降下が減少してバイアスを減少させる。また、逆に何らかの原因で出力トランジスタ(5)、(6)のバイアス電流が減少すると、上述の説明と逆の動作により、比較器(12)はLレベル信号を出力し点C、D間の電圧降下は増加してバイアスを増加させる。

本発明は上述のよう、出力トランジスタのバイアス電流の変動を直接検出し所定の基準信号レベルと比較して制御することとを特徴とし、これにより、バイアス電流は優れた安定性を保つことができる。又バイアスが変動してから比較器(12)の出力がH又はLレベルになるに要する時間は極めて短いのでバイアス電流の安定化に要する時間が極めて短くなる。

次に、入力信号が印加された場合の動作について説明する。上述のとおり比較器02の基準端子(22)に印加する基準電流04のレベルに応じてバイアスを制御できるので、この基準電流04のレベルにより出力トランジスタの動作をB級からAB級の動作状態に設定することができる。第3図は出力トランジスタ(5)、(6)に流れる電流の波形図である。いま入力端子(1)に入力信号が印加され、信号の極性が仮に出力トランジスタ(5)の電流 $I_1$ が増加し出力トランジスタ(6)の電流 $I_2$ が減少するような場合であつたとすると、抵抗(7)両端の電圧降下は増大し抵抗(8)両端の電圧降下は減少するが、その増加及び減少の変化分は等しいから、結局、点A、B間の電圧は一定で出力信号電流の大きさは左右されない。したがって、検出回路03はバイアス電流に応じた検出信号を出力する。

一方差動増幅器04により検出された交流信号を両波整流器05により両波整流して基準端子(22)に印加すれば、第4図のような動作電流波形となる。すなわち、無信号時にはバイアスは基準電流04で

定まり、出力信号の大きさに応じて基準端子(22)の電圧が大きくなりバイアスが大きくなるので、通常カットオフ状態となるべき区間では、減少しようとするエミッタ電流と増大しようとするバイアス電流とが相殺されて、図のようにカットオフ状態とはならず、無信号時と同程度のバイアス電流が流れる。第4図は、本発明の第2実施例を示す回路である。本例は、出力端子(9)の出力信号レベルに追従して動作して作動する浮動電流04及び(21)で比較器02を駆動した場合を示す。検出回路03の減衰器(11-2)、(11-3)は場合により省略できる。差動増幅器(11-1)の各入力端子の入力は出力交流信号成分を含むが、浮動電流の変動と同じなので浮動電流は小さなものでよい。積分・駆動回路03は、第2図のホト・カブラ(13-3)の代わりにPBT(13-4)、(13-5)を用いている。このように、バイアス回路を駆動する電流は、その一端が接地された固定の電流でもよいし、出力端子(9)の出力信号に追従して動作する浮動電流を用いてもよい。また、バイアス電流に応じた信号を検出する回路

03、比較器02、積分・駆動回路03なども、上述の実施例に限らず種々の方法によつて実施することができる。例えば、実施例のように比較器02の出力を直接抵抗(13-1)に加えず、比較器02の出力がオンになつた時別に設けたパルス発生器のゲートを開いてパルス信号を抵抗(13-1)に加えるようにしてもよい。

本明細書においては、この場合のようなパルス発生器を含めて比較手段と呼ぶこととする。

以上説明したとおり、本発明によれば、温度変化に対し安定な電力増幅器バイアス回路を提供しうるのみならず、出力トランジスタをB級又はAB級に設定し得て、しかも出力トランジスタがカットオフ状態とならない利点がある。

#### 4 図面の簡単な説明

第1図は従来例を示す回路図、第2図は本発明の第1実施例を示す回路図、第3図は第2図のものゝ動作説明用波形図、第4図は本発明の第2実施例を示す回路図である。

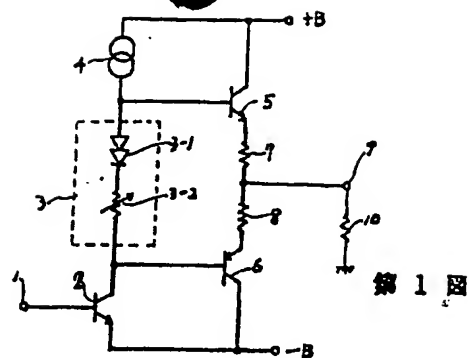
(5)・・・第1出力トランジスタ、(6)・・・第2

出力トランジスタ、03、(11-1)・・・検出手段、04・・・比較手段、05・・・積分・駆動手段。

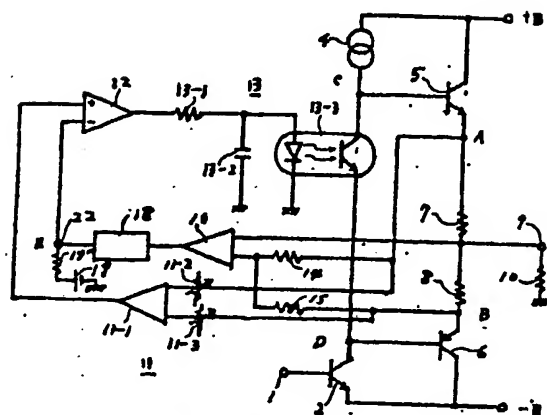
特許出願人  
代理人

日本コロムビア株式会社  
弁護士 山口 和 美

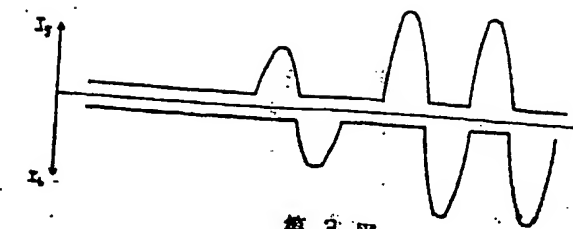
(57)



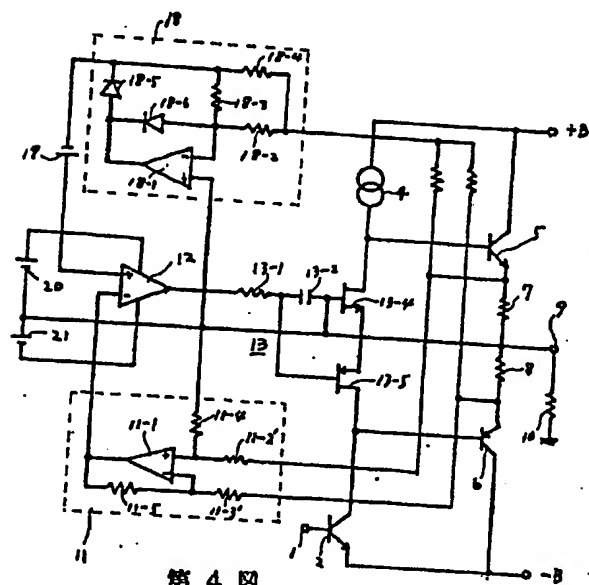
第 1 図



第 2 図



第 3 図



第 4 図